

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

Seiichiro MIZUNO et al.

Application No.: 10/060,167

Filed: February 1, 2002

For: SOLID-STATE IMAGING DEVICE AND
DISTANCE MEASURING DEVICE



Confirmation No.: 7532

Group Art Unit: 2614

Examiner: Unassigned

RECEIVED

NOV 21 2002

Technology Center 2600

Commissioner for Patents
Washington, D.C. 20231

Sir:

SUBMISSION OF PRIORITY DOCUMENT

Pursuant to 35 U.S.C. § 119, Applicants hereby claim the benefit of the filing date of the following Japanese Application:

P1999-222475 filed August 5, 1999

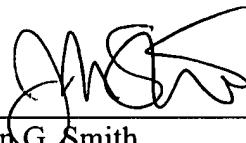
for the above-identified United States Patent Application.

A certified copy of the above-identified priority document is enclosed in support of Applicants' claim for priority.

Respectfully submitted,

MORGAN, LEWIS & BOCKIUS LLP

Dated: November 20, 2002



John G. Smith
Registration No. 33,818

CUSTOMER NO. 009629
MORGAN, LEWIS & BOCKIUS LLP
1111 Pennsylvania Avenue, N.W.
Washington, D.C. 20004
202-739-3000



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

1999年 8月 5日

出 願 番 号

Application Number:

平成11年特許願第222475号

[ST.10/C]:

[JP1999-222475]

出 願 人

Applicant(s):

浜松ホトニクス株式会社

RECEIVED

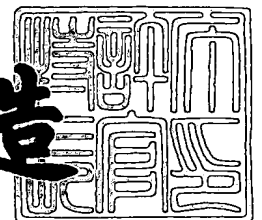
NOV 21 2002

Technology Center 2600

2002年 3月 8日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3015361

【書類名】 特許願

【整理番号】 HP99-0288

【提出日】 平成11年 8月 5日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 31/00

【発明者】

 【住所又は居所】 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内

 【氏名】 水野 誠一郎

【発明者】

 【住所又は居所】 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内

 【氏名】 船越 晴寛

【特許出願人】

 【識別番号】 000236436

 【氏名又は名称】 浜松ホトニクス株式会社

【代理人】

 【識別番号】 100088155

 【弁理士】

 【氏名又は名称】 長谷川 芳樹

【選任した代理人】

 【識別番号】 100089978

 【弁理士】

 【氏名又は名称】 塩田 辰也

【選任した代理人】

 【識別番号】 100092657

 【弁理士】

 【氏名又は名称】 寺崎 史朗

【選任した代理人】

【識別番号】 100110582

【弁理士】

【氏名又は名称】 柴田 昌聰

【手数料の表示】

【予納台帳番号】 014708

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置

【特許請求の範囲】

【請求項 1】 受光した光の光量に応じた電流信号を出力する N ($N \geq 2$) 個の受光素子と、

前記 N 個の受光素子それぞれに対応して設けられ、各受光素子から出力された電流信号に応じて電荷を蓄積して、その蓄積された電荷の量に応じた電圧信号を出力する N 個の積分回路と、

前記 N 個の積分回路それぞれに対応して設けられ、各積分回路から出力された電圧信号を入力する入力端と出力端との間に順に設けられた第 1 の容量素子および増幅器と、前記増幅器の入出力間に並列的に設けられ容量値が互いに等しい第 2 の容量素子および第 3 の容量素子と、前記第 2 および前記第 3 の容量素子のうち何れか一方を選択して前記電圧信号の変化量に応じた電荷量を蓄積させるスイッチ手段と、を有する N 個の C D S 回路と、

前記 N 個の C D S 回路それぞれに対応して設けられ、各 C D S 回路の前記第 2 および前記第 3 の容量素子それぞれに蓄積されている電荷量の差分を求め、その差分に応じた差電圧信号を出力する N 個の差分演算回路と、

前記 N 個の差分演算回路それぞれに対応して設けられ、各差分演算回路により得られた差電圧信号を保持して出力する N 個のホールド回路と、

単調に値が増加する基準電圧信号を出力する基準電圧信号発生回路と、

前記 N 個の差分演算回路それぞれに対応して設けられ、各差分演算回路により得られた差電圧信号の値と、前記基準電圧信号発生回路から出力される基準電圧信号の値とを比較し、両者が一致するタイミングを示す一致信号を出力する N 個の比較回路と、

前記 N 個の比較回路それぞれから出力される一致信号を入力し、これらの一致信号が示すタイミングのうち最も遅いタイミングを示す最終一致信号を出力する最終一致判定回路と、

前記最終一致判定回路から出力される最終一致信号と、前記基準電圧信号発生回路から出力される基準電圧信号とを入力し、前記最終一致信号が示すタイミン

グにおける前記基準電圧信号の値を保持し出力する基準電圧保持回路と、

前記基準電圧保持回路から出力される前記基準電圧信号の値に基づいて A/D 変換レンジを設定し、前記 N 個のホールド回路それぞれから出力される差電圧信号を順次に入力し、その差電圧信号をデジタル信号に変換して、そのデジタル信号を出力する A/D 変換回路と、

を備えることを特徴とする固体撮像装置。

【請求項 2】 前記 N 個の積分回路、前記 N 個の C D S 回路、前記 N 個の差分演算回路、前記 N 個のホールド回路、前記基準電圧信号発生回路、前記 N 個の比較回路、前記最終一致判定回路、前記基準電圧保持回路および前記 A/D 変換回路それぞれの動作を制御するタイミング制御回路を更に備え、被写体に向けてスポット光を投光する投光手段とともに用いられる固体撮像装置であって、

前記タイミング制御回路は、

前記投光手段により前記被写体に前記スポット光が投光されている第 1 の期間に、前記受光素子が当該スポット光成分および背景光成分を受光したときに前記積分回路が出力した電圧信号の変化量に応じた電荷量を前記 C D S 回路の前記第 2 の容量素子に蓄積させ、

前記投光手段により前記被写体に前記スポット光が投光されていない第 2 の期間に、前記受光素子が前記背景光成分を受光したときに前記積分回路が出力した電圧信号の変化量に応じた電荷量を前記 C D S 回路の前記第 3 の容量素子に蓄積させ、

前記第 1 および前記第 2 の期間の後の第 3 の期間に、前記 C D S 回路の前記第 2 および前記第 3 の容量素子それぞれに蓄積されている電荷量の差分を前記差分演算回路に演算させて、その差分に応じた差電圧信号を前記差分演算回路から出力させるとともに、その差電圧信号を前記ホールド回路に保持させ、

前記第 3 の期間の後の第 4 の期間に、単調に値が増加する基準電圧信号を前記基準電圧信号発生回路から出力させるとともに、前記差電圧信号および前記基準電圧信号それぞれの値の比較に基づいて両者が一致するタイミングを示す一致信号を前記比較回路から出力させ、この一致信号が示すタイミングのうち最も遅いタイミングを示す最終一致信号を前記最終一致判定回路から出力させ、この最終

一致信号が示すタイミングにおける前記基準電圧信号の値を前記基準電圧保持回路に保持させ、この保持された前記基準電圧信号の値に基づいて前記 A/D 変換回路の A/D 変換レンジを設定させ、

前記第 4 の期間の後の第 5 の期間に、前記 N 個のホールド回路それぞれから出力される差電圧信号を順次に前記 A/D 変換回路に入力させて、その差電圧信号をデジタル信号に変換させて該デジタル信号を前記 A/D 変換回路から出力させる、

ことを特徴とする請求項 1 記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、受光素子に入射する光のうち背景光成分を除去して信号光成分のみを検出する固体撮像装置に関するものである。

【0002】

【従来の技術】

固体撮像装置は、1 次元状または 2 次元状に配列された複数の受光素子を有しており、各受光素子が出力した電流信号を積分回路により積分して、その積分結果である電圧信号を出力する。また、固体撮像装置によっては、アナログ信号である上記電圧信号をデジタル信号に変換（A/D 変換）して、このデジタル信号を出力するものもある。もし、この A/D 変換の際に電圧信号が所定値を越える場合には、その電圧信号に基づいて A/D 変換され出力されるデジタル信号は、その所定値に対応する値となって飽和し、その結果、正確な光検出ができないという問題点がある。そこで、従来では、上記電圧信号の予想される最大値またはそれ以上の値を上記所定値として設定することにより、上記のような飽和が起こらないようにしていた。また、対数圧縮等のテクニックを用いてダイナミックレンジを拡げる場合もあった。

【0003】

また、固体撮像装置は、例えばカメラに組み込まれる測距装置に用いられている。この測距装置では、発光ダイオード等の投光手段から被写体に投光されたス

ポット光の反射を2つの固体撮像装置それぞれにより撮像し、撮像された2つの像に基づいて測距が行われる。このとき、スポット光成分（信号光成分）を撮像する際には背景光成分も重畳されて撮像されることから、スポット光が投光されていないときに2つの固体撮像装置それぞれにより背景光成分のみを撮像して、両者の差分をとることでスポット光成分のみの像を得て、測距精度の向上を図っている。

【0004】

【発明が解決しようとする課題】

しかし、従来の固体撮像装置における積分回路では、積分回路の要素回路である増幅器が有する熱雑音等の各積分動作毎に異なる値の雑音成分に対して対策を施していないことから、ノイズ誤差が生じる可能性がある。したがって、この各積分動作毎に異なるノイズ成分により、受光素子が受光する光の光量すなわち上記電圧信号の値が小さい場合には、光検出のS/N比は悪い。

【0005】

また、従来の固体撮像装置におけるA/D変換では、飽和が起こらないようにするために上記所定値として大きな値を設定することから、受光素子が受光する光の光量すなわち上記電圧信号の値が小さい場合には、出力されるデジタル信号の分解能は悪くなる。

【0006】

さらに、固体撮像装置が測距装置に用いられる場合のように、スポット光成分および背景光成分の撮像結果から背景光成分の撮像結果を差し引くことによりスポット光成分のみの像を得る場合には、以下のような問題点がある。すなわち、スポット光成分に比べて背景光成分が大きい場合には、その背景光成分が重畳されたスポット光成分を受光したときの上記電圧信号が非常に大きくなり、それ故、飽和が起こらないようにするために上記所定値として更に大きな値を設定する必要がある。したがって、差し引いた結果として得られるスポット光成分に基づいて出力されるデジタル信号は分解能が更に悪くなる。

【0007】

以上のように、従来の固体撮像装置ではS/N比が悪く、また、A/D変換す

る場合には出力されるデジタル信号の分解能が悪い。そこで、本発明は、上記問題を解消する為になされたものであり、 S/N 比が優れ、 A/D 変換する場合に、受光量が大きくても飽和することなく、受光量が小さくても分解能が優れた固体撮像装置を提供することを目的とする。

【0008】

【課題を解決するための手段】

本発明に係る固体撮像装置は、(1) 受光した光の光量に応じた電流信号を出力する N ($N \geq 2$) 個の受光素子と、(2) N 個の受光素子それぞれに対応して設けられ、各受光素子から出力された電流信号に応じて電荷を蓄積して、その蓄積された電荷の量に応じた電圧信号を出力する N 個の積分回路と、(3) N 個の積分回路それぞれに対応して設けられ、各積分回路から出力された電圧信号を入力する入力端と出力端との間に順に設けられた第1の容量素子および増幅器と、増幅器の入出力間に並列的に設けられ容量値が互いに等しい第2の容量素子および第3の容量素子と、第2および第3の容量素子のうち何れか一方を選択して電圧信号の変化量に応じた電荷量を蓄積させるスイッチ手段と、を有する N 個のCDS回路と、(4) N 個のCDS回路それぞれに対応して設けられ、各CDS回路の第2および第3の容量素子それぞれに蓄積されている電荷量の差分を求め、その差分に応じた差電圧信号を出力する N 個の差分演算回路と、(5) N 個の差分演算回路それぞれに対応して設けられ、各差分演算回路により得られた差電圧信号を保持して出力する N 個のホールド回路と、(6) 単調に値が増加する基準電圧信号を出力する基準電圧信号発生回路と、(7) N 個の差分演算回路それぞれに対応して設けられ、各差分演算回路により得られた差電圧信号の値と、基準電圧信号発生回路から出力される基準電圧信号の値とを比較し、両者が一致するタイミングを示す一致信号を出力する N 個の比較回路と、(8) N 個の比較回路それぞれから出力される一致信号を入力し、これらの一致信号が示すタイミングのうち最も遅いタイミングを示す最終一致信号を出力する最終一致判定回路と、(9) 最終一致判定回路から出力される最終一致信号と、基準電圧信号発生回路から出力される基準電圧信号とを入力し、最終一致信号が示すタイミングにおける基準電圧信号の値を保持し出力する基準電圧保持回路と、(10) 基準電圧保持回路から出力される基

準電圧信号の値に基づいてA/D変換レンジを設定し、N個のホールド回路それぞれから出力される差電圧信号を順次に入力し、その差電圧信号をデジタル信号に変換して、そのデジタル信号を出力するA/D変換回路と、を備えることを特徴とする。

【0009】

この固体撮像装置は、受光素子、積分回路、CDS回路、差分演算回路、ホールド回路および比較回路をNユニット備えている。各ユニットにおいては、受光した光の光量に応じた電流信号が受光素子から出力され、積分回路では、受光素子から出力された電流信号に応じて電荷が蓄積されて、その蓄積された電荷の量に応じた電圧信号が出力される。CDS（相関二重サンプリング、Correlated Double Sampling）回路では、積分回路から出力される電圧信号が第1の容量素子に入力し、スイッチ手段により選択された第2および第3の容量素子のうち何れか一方に、その入力した電圧信号の変化量に応じた電荷量が蓄積される。そして、差分演算回路では、CDS回路の第2および第3の容量素子それぞれに蓄積されている電荷量の差分が求められ、その差分に応じた差電圧信号が出力される。この差電圧信号がホールド回路により保持される。また、比較回路では、差分演算回路により得られた差電圧信号の値と、基準電圧信号発生回路から出力される単調に値が増加する基準電圧信号の値とが比較され、両者が一致するタイミングを示す一致信号が出力される。

【0010】

最終一致判定回路では、N個の比較回路それぞれから出力される一致信号が示すタイミングのうち、最も遅いタイミングを示す最終一致信号が出力される。基準電圧保持回路では、最終一致信号が示すタイミングにおける基準電圧信号の値が保持され出力される。この保持された基準電圧信号の値は、N個のホールド回路それぞれにより保持されている差電圧信号のうちの最大値である。そして、A/D変換回路では、基準電圧保持回路から出力される基準電圧信号の値に基づいてA/D変換レンジが設定され、N個のホールド回路それぞれから出力される差電圧信号が順次に入力され、その差電圧信号がデジタル信号に変換されて、そのデジタル信号が出力される。

【 0 0 1 1 】

また、本発明に係る固体撮像装置は、N個の積分回路、N個のCDS回路、N個の差分演算回路、N個のホールド回路、基準電圧信号発生回路、N個の比較回路、最終一致判定回路、基準電圧保持回路およびA/D変換回路それぞれの動作を制御するタイミング制御回路を更に備え、被写体に向けてスポット光を投光する投光手段とともに用いられる固体撮像装置であって、タイミング制御回路は、(1) 投光手段により被写体にスポット光が投光されている第1の期間に、受光素子が当該スポット光成分および背景光成分を受光したときに積分回路が出力した電圧信号の変化量に応じた電荷量をCDS回路の第2の容量素子に蓄積させ、(2) 投光手段により被写体にスポット光が投光されていない第2の期間に、受光素子が背景光成分を受光したときに積分回路が出力した電圧信号の変化量に応じた電荷量をCDS回路の第3の容量素子に蓄積させ、(3) 第1および第2の期間の後の第3の期間に、CDS回路の第2および第3の容量素子それぞれに蓄積されている電荷量の差分を差分演算回路に演算させて、その差分に応じた差電圧信号を差分演算回路から出力させるとともに、その差電圧信号をホールド回路に保持させ、(4) 第3の期間の後の第4の期間に、単調に値が増加する基準電圧信号を基準電圧信号発生回路から出力させるとともに、差電圧信号および基準電圧信号それぞれの値の比較に基づいて両者が一致するタイミングを示す一致信号を比較回路から出力させ、この一致信号が示すタイミングのうち最も遅いタイミングを示す最終一致信号を最終一致判定回路から出力させ、この最終一致信号が示すタイミングにおける基準電圧信号の値を基準電圧保持回路に保持させ、この保持された基準電圧信号の値に基づいてA/D変換回路のA/D変換レンジを設定させ、(5) 第4の期間の後の第5の期間に、N個のホールド回路それぞれから出力される差電圧信号を順次にA/D変換回路に入力させて、その差電圧信号をデジタル信号に変換させて該デジタル信号をA/D変換回路から出力させる、ことを特徴とする。

【 0 0 1 2 】

この場合には、タイミング制御回路による制御の下に、第1の期間に、受光素子がスポット光成分および背景光成分を受光したときに積分回路が出力した電圧

信号の変化量に応じた第 1 の電荷量が C D S 回路の第 2 の容量素子に蓄積される。また、第 2 の期間に、受光素子が背景光成分を受光したときに積分回路が出力した電圧信号の変化量に応じた第 2 の電荷量が C D S 回路の第 3 の容量素子に蓄積される。第 1 および第 2 の期間のうち何れが先であってもよい。そして、第 1 および第 2 の期間の後の第 3 の期間に、C D S 回路の第 2 および第 3 の容量素子それぞれに蓄積されている電荷量の差分が差分演算回路により求められて、その差分に応じた差電圧信号が差分演算回路から出力されホールド回路に保持される。このホールド回路に保持された差電圧信号は、スポット光成分に応じたものとなる。

【0 0 1 3】

続いて第 4 の期間に、単調に値が増加する基準電圧信号が基準電圧信号発生回路から出力される。比較回路からは、差電圧信号および基準電圧信号それぞれの値の比較に基づいて両者が一致するタイミングを示す一致信号が出力される。最終一致判定回路からは、この一致信号が示すタイミングのうち最も遅いタイミングを示す最終一致信号が出力されて、基準電圧保持回路により、この最終一致信号が示すタイミングにおける基準電圧信号の値が保持される。この保持された基準電圧信号の値に基づいて、A / D 変換回路の A / D 変換レンジが設定される。そして、第 4 の期間の後の第 5 の期間に、N 個のホールド回路それぞれから出力される差電圧信号が順次に A / D 変換回路に入力して、その差電圧信号がデジタル信号に変換されて該デジタル信号が A / D 変換回路から出力される。

【0 0 1 4】

【発明の実施の形態】

以下、添付図面を参照して本発明の実施の形態を詳細に説明する。なお、図面の説明において同一の要素には同一の符号を付し、重複する説明を省略する。また、N は 2 以上の整数であり、添え字 n は特に明示しない限り 1 から N までの任意の整数を示すものとする。

【0 0 1 5】

(第 1 の実施形態)

まず、第 1 の実施形態に係る固体撮像装置の構成について、図 1 ～図 9 を用い

て説明する。図1は本実施形態に係る固体撮像装置の全体の概略構成図である。本実施形態に係る固体撮像装置は、N個のユニット $100_1 \sim 100_N$ 、最終一致判定回路200、基準電圧保持回路300、A/D変換回路400、基準電圧信号発生回路500、タイミング制御回路600および、シフトレジスタ700を備えて構成されている。各ユニット 100_n は、フォトダイオードPD、積分回路10、CDS回路20、差分演算回路30、ホールド回路40、比較回路50およびスイッチ素子 SW_6 を含む。各ユニット 100_n の積分回路10は互いに同様の構成であり、各ユニット 100_n のCDS回路20は互いに同様の構成であり、各ユニット 100_n の差分演算回路30は互いに同様の構成であり、各ユニット 100_n のホールド回路40は互いに同様の構成であり、また、各ユニット 100_n の比較回路50は互いに同様の構成である。したがって、N個のユニット $100_1 \sim 100_N$ は互いに同様の構成である。

【0016】

各ユニット 100_n のフォトダイオードPDは、アノード端子が接地され、カソード端子が積分回路10の入力端子に接続されている。フォトダイオードPDは、受光した光の光量に応じた電流信号を、アノード端子から積分回路10の入力端子へ出力する。各ユニット 100_n のフォトダイオードPDは、1次元状または2次元状に配置されており、1次元像または2次元像を受光する。

【0017】

図2は本実施形態に係る固体撮像装置の積分回路10の回路図である。各ユニット 100_n の積分回路10は、入力端子と出力端子との間に互いに並列にアンプ A_1 、容量素子 C_1 およびスイッチ素子 SW_1 が接続されている。積分回路10は、スイッチ素子 SW_1 が閉じているときには、容量素子 C_1 を放電して初期化する。一方、積分回路10は、スイッチ素子 SW_1 が開いているときには、フォトダイオードPDから入力端子に入力した電荷を容量素子 C_1 に蓄積して、その蓄積された電荷に応じた電圧信号を出力端子から出力する。スイッチ素子 SW_1 は、タイミング制御回路600から出力される制御信号に基づいて開閉する。

【0018】

図3は本実施形態に係る固体撮像装置のCDS回路20の回路図である。各ユ

ユニット 1 0 0_n の C D S 回路 2 0 は、入力端子と出力端子との間に順に第 1 の容量素子 C_{21} およびアンプ A_2 を有している。また、スイッチ素子 SW_{21} 、互いに縦続接続された第 2 の容量素子 C_{22} およびスイッチ素子 SW_{22} 、ならびに、互いに縦続接続された第 3 の容量素子 C_{23} およびスイッチ素子 SW_{23} が、アンプ A_2 の入出力間に互いに並列的に接続されている。容量素子 C_{22} および C_{23} それぞれの容量は互いに等しい。

【 0 0 1 9 】

C D S 回路 2 0 は、スイッチ素子 $SW_{21} \sim SW_{23}$ が閉じているときには、容量素子 C_{22} および C_{23} それぞれを放電して初期化する。スイッチ素子 SW_{21} および SW_{23} が開きスイッチ素子 SW_{22} が閉じているときには、積分回路 1 0 から容量素子 C_{21} を経て入力した第 1 の電荷を容量素子 C_{22} に蓄積して、その蓄積された電荷に応じた電圧信号を出力端子から出力する。スイッチ素子 SW_{21} および SW_{22} が開きスイッチ素子 SW_{23} が閉じているときには、積分回路 1 0 から容量素子 C_{21} を経て入力した第 2 の電荷を容量素子 C_{23} に蓄積して、その蓄積された電荷に応じた電圧信号を出力端子から出力する。スイッチ素子 SW_{21} 、 SW_{22} および SW_{23} それぞれは、タイミング制御回路 6 0 0 から出力される制御信号に基づいて開閉する。

【 0 0 2 0 】

図 4 は第 1 の実施形態に係る固体撮像装置の差分演算回路 3 0 および比較回路 5 0 の回路図である。各ユニット 1 0 0_n の差分演算回路 3 0 は、入力端子と出力端子との間に順に容量素子 C_3 およびアンプ A_3 を有し、容量素子 C_3 とアンプ A_3 との接続点がスイッチ素子 SW_3 を介して基準電圧信号発生回路 5 0 0 と接続されている。差分演算回路 3 0 は、基準電圧信号発生回路 5 0 0 からスイッチ素子 SW_3 へ入力する基準電圧信号が一定電位（例えば接地電位）であるときには、スイッチ素子 SW_3 を閉じているときに容量素子 C_3 に電荷 Q_1 だけ充電し、スイッチ素子 SW_3 を開いているときに容量素子 C_3 から電荷 Q_2 を放電し、このようにして、C D S 回路 2 0 から入力する電荷 Q_1 と電荷 Q_2 との差分すなわち電荷 $(Q_1 - Q_2)$ を容量素子 C_3 に蓄積して、その蓄積された電荷 $(Q_1 - Q_2)$ に応じた差電圧信号 V_{n3} をアンプ A_3 から出力する。また、差分演算回路 3 0

は、スイッチ素子 SW_3 を閉じているときに、基準電圧信号発生回路 500 からスイッチ素子 SW_3 へ入力する単調に値が増加する基準電圧信号をアンプ A_3 に入力する。スイッチ素子 SW_3 は、タイミング制御回路 600 から出力される制御信号に基づいて開閉する。

【0021】

各ユニット 100_n の比較回路 50 は、入力端子と出力端子との間に順に容量素子 C_5 およびインバータ INV を有し、このインバータ INV の入出力間にスイッチ素子 SW_5 が接続されている。スイッチ素子 SW_5 は、タイミング制御回路 600 から出力される制御信号に基づいて開閉する。比較回路 50 は、スイッチ素子 SW_5 が閉じているときには、インバータ INV から中間電位（電源電位および接地電位の中間値） V_{mid} を出力し、その電圧 V_{n1} が容量素子 C_5 の片側に保持される。その時、容量素子 C_5 の反対側の端子には、差分演算回路 30 から出力された電圧信号の値 V_{n2} が保持される。その結果、この電圧値 V_{n1} と V_{n2} の差分の電位に容量素子 C_5 の容量値を掛け合わせた電荷量が、容量素子 C_5 に保持されることになる。

【0022】

その後、差分演算回路 30 のスイッチ素子 SW_3 が閉じると、この時点で、容量素子 C_5 の片側の電位 V_{n2} が基準電位レベルまで急降下する。それと同時に、比較回路 50 のスイッチ素子 SW_5 も開くと、電圧値 V_{n1} の電位はハイインピーダンス状態であることから、電圧値 V_{n2} の変動分だけ、電圧値 V_{n1} も同じだけ変動して急降下する。そして、基準電圧信号発生回路 500 の基準電圧信号は単調に増加して行くと、上記電圧値 V_{n1} および V_{n2} もこれに比例して、ゆっくりと上昇して行く。こうして、電圧値 V_{n1} が中間電位 V_{mid} に達した瞬間、上記インバータ INV の出力は急反転する。この作用により、差分演算回路 30 の出力電圧値の大きさが基準電圧と比較されることになる。

【0023】

以上のように、比較回路 50 は、基準電圧信号発生回路 500 から出力され差分演算回路 30 のアンプ A_3 を経て入力した基準電圧信号の値と、容量素子 C_5 に保持された電圧値とを比較して、その比較結果を示す論理信号を出力する。比較

回路 50 から出力される論理信号（一致信号）は、基準電圧信号の値と容量素子 C_5 に保持された電圧値とが一致したタイミングで論理が反転する。

【0024】

図 5 は本実施形態に係る固体撮像装置のホールド回路 40 の回路図である。各ユニット 100_n のホールド回路 40 は、入力端子と出力端子との間に順にスイッチ素子 SW_{41} および容量素子 C_4 を有し、スイッチ素子 SW_{41} と容量素子 C_4 との接続点がスイッチ素子 SW_{42} を介して接地され、容量素子 C_4 と出力端子との間の点がスイッチ素子 SW_{43} を介して接地されている。ホールド回路 40 は、スイッチ素子 SW_{41} および SW_{43} が閉じているときに、差分演算回路 30 から出力された差電圧信号 V_{n3} を容量素子 C_4 に記憶し、スイッチ素子 SW_{41} が開いた後も、容量素子 C_4 の電圧信号 V_{n3} を保持する。スイッチ素子 $SW_{41} \sim SW_{43}$ は、タイミング制御回路 600 から出力される制御信号に基づいて開閉する。各ユニット 100_n のスイッチ素子 SW_6 はシフトレジスタ 700 により制御されて順次に閉じ、スイッチ素子 SW_{42} も閉じて、スイッチドキャパシタと同様の原理で、ホールド回路 40 から出力される差電圧信号 V_{n3} 情報を電荷の形で A/D 変換回路 400 に順次に入力させる。

【0025】

図 6 は本実施形態に係る固体撮像装置の最終一致判定回路 200 の回路図である。最終一致判定回路 200 は、NMOS トランジスタ $T_1 \sim T_N$ および抵抗器 R_{200} を備える。各トランジスタ T_n のソース端子は接地され、各トランジスタ T_n のドレイン端子は、抵抗器 R_{200} を介して電源電圧 V_{dd} に共通に接続されている。各トランジスタ T_n のゲート端子は、ユニット 100_n の比較回路 50 の出力端子と接続されており、比較回路 50 から出力される論理信号が入力する。この最終一致判定回路 200 では、各ユニット 100_n の比較回路 50 から出力された論理信号（一致信号）がトランジスタ T_n のゲート端子に入力され、全ての論理信号が論理 L となったときに、論理 H の論理信号が出力端子から基準電圧保持回路 300 へ出力される。この最終一致判定回路 200 から出力される論理信号（最終一致信号）は、各ユニット 100_n の比較回路 50 から出力される論理信号（一致信号）が論理反転するタイミングのうち最も遅いタイミングで論理が反転

する。このように構成される最終一致判定回路 2 0 0 は、回路サイズが小さい点で好適である。なお、最終一致判定回路 2 0 0 は、N 入力の NOR 論理回路であってもよく、この場合には、正確な論理レベル値を出力することが可能であり、誤動作し難く、消費電力が小さい点で好適である。

【 0 0 2 6 】

図 7 は本実施形態に係る固体撮像装置の基準電圧保持回路 3 0 0 の回路図である。基準電圧保持回路 3 0 0 は、入力端子と出力端子との間に順にスイッチ素子 SW_{300} およびアンプ A_{300} を有し、スイッチ素子 SW_{300} とアンプ A_{300} との接続点が容量素子 C_{300} を介して接地されている。基準電圧保持回路 3 0 0 は、最終一致判定回路 2 0 0 から出力される論理信号（最終一致信号）が論理 H となったときにスイッチ SW_{300} を開き、そのときの基準電圧信号発生回路 5 0 0 から出力されている基準電圧信号の値を容量素子 C_{300} に保持しアンプ A_{300} より出力する。

【 0 0 2 7 】

図 8 は本実施形態に係る固体撮像装置の A/D 変換回路 4 0 0 の回路図である。A/D 変換回路 4 0 0 は、基準電圧保持回路 3 0 0 から出力される基準電圧値情報を電荷の形で入力し、この基準電圧値を A/D 変換レンジとする。そして、A/D 変換回路 4 0 0 は、各ユニット 100_n のホールド回路 4 0 から出力される差電圧信号 V_{n3} をスイッチ素子 SW_6 を介して順次に入力し、その電圧信号（アナログ信号）をデジタル信号に変換して出力する。A/D 変換回路 4 0 0 は、可変容量積分回路 4 1 0、比較回路 A_{402} 、容量制御部 4 2 0 および読み出し部 4 3 0 を備える。

【 0 0 2 8 】

可変容量積分回路 4 1 0 は、アンプ A_{401} 、可変容量部 C_{400} およびスイッチ素子 SW_{401} を備える。アンプ A_{401} は、各ユニット 100_n のホールド回路 4 0 から出力されスイッチ素子 SW_6 を介して順次に到達した差電圧信号 V_{n3} に比例する電荷量を反転入力端子に入力する。アンプ A_{401} の非反転入力端子は接地されている。可変容量部 C_{400} は、容量が可変であって制御可能であり、アンプ A_{401} の反転入力端子と出力端子との間に設けられ、入力した電圧信号に応じて電荷を

蓄える。スイッチ素子 SW_{401} は、アンプ A_{401} の反転入力端子と出力端子との間に設けられ、開いているときには可変容量部 C_{400} に電荷の蓄積を行わせ、閉じているときには可変容量部 C_{400} における電荷蓄積をリセットする。そして、可変容量積分回路 410 は、各ユニット 100_n から順次に出力された電圧信号を入力し、可変容量部 C_{400} の容量に応じて積分し、積分した結果である積分信号を出力する。

【0029】

比較回路 A_{402} は、可変容量積分回路 410 から出力された積分信号を反転入力端子に入力し、基準電圧保持回路 300 から出力された基準電圧値を非反転入力端子に入力し、これら 2 つの入力信号の値を大小比較して、その大小比較の結果である比較結果信号を出力する。

【0030】

容量制御部 420 は、比較回路 A_{402} から出力された比較結果信号を入力し、この比較結果信号に基づいて可変容量部 C_{400} の容量を制御する容量指示信号 C を出力するとともに、この比較結果信号に基づいて積分信号の値と基準電圧値とが所定の分解能で一致していると判断した場合に可変容量部 C_{400} の容量値に応じた第 1 のデジタル信号を出力する。

【0031】

読み出し部 430 は、容量制御部 420 から出力された第 1 のデジタル信号を入力し、この第 1 のデジタル信号に対応する第 2 のデジタル信号を出力する。第 2 のデジタル信号は、第 1 のデジタル信号の値から可変容量積分回路 410 のオフセット値を除去した値を示すものである。読み出し部 430 は、例えば記憶素子であり、第 1 のデジタル信号をアドレスとして入力し、記憶素子のそのアドレスに記憶されているデータを第 2 のデジタル信号として出力する。この第 2 のデジタル信号は、本実施形態に係る固体撮像装置から出力される光検出信号となる。

【0032】

図 9 は A/D 変換回路 400 中の可変容量積分回路 410 の詳細な回路図である。この図では、 $1/2^4 = 1/16$ の分解能を有する A/D 変換機能を備える

回路構成を示し、以下、この回路構成で説明する。

【0033】

この図に示すように、可変容量部 C_{400} は、容量素子 $C_{411} \sim C_{414}$ 、スイッチ素子 $SW_{411} \sim SW_{414}$ およびスイッチ素子 $SW_{421} \sim SW_{424}$ を備える。容量素子 C_{411} およびスイッチ素子 SW_{411} は、互いに縦続接続されて、アンプ A_{401} の反転入力端子と出力端子との間に設けられており、スイッチ素子 SW_{421} は、容量素子 C_{411} およびスイッチ素子 SW_{411} の接続点と接地電位との間に設けられている。容量素子 C_{412} およびスイッチ素子 SW_{412} は、互いに縦続接続されて、アンプ A_{401} の反転入力端子と出力端子との間に設けられており、スイッチ素子 SW_{422} は、容量素子 C_{412} およびスイッチ素子 SW_{412} の接続点と接地電位との間に設けられている。容量素子 C_{413} およびスイッチ素子 SW_{413} は、互いに縦続接続されて、アンプ A_{401} の反転入力端子と出力端子との間に設けられており、スイッチ素子 SW_{423} は、容量素子 C_{413} およびスイッチ素子 SW_{413} の接続点と接地電位との間に設けられている。また、容量素子 C_{414} およびスイッチ素子 SW_{414} は、互いに縦続接続されて、アンプ A_{401} の反転入力端子と出力端子との間に設けられており、スイッチ素子 SW_{424} は、容量素子 C_{414} およびスイッチ素子 SW_{414} の接続点と接地電位との間に設けられている。

【0034】

スイッチ素子 $SW_{411} \sim SW_{414}$ それぞれは、容量制御部 420 から出力された容量指示信号 C のうち $C_{11} \sim C_{14}$ に基づいて開閉する。スイッチ素子 $SW_{421} \sim SW_{424}$ それぞれは、容量制御部 420 から出力された容量指示信号 C のうち $C_{21} \sim C_{24}$ に基づいて開閉する。また、容量素子 $C_{411} \sim C_{414}$ の容量値を $C_{411} \sim C_{414}$ で表すとすれば、これらは、

$$C_{411} = 2 C_{412} = 4 C_{413} = 8 C_{414} \quad \dots (1)$$

$$C_{411} + C_{412} + C_{413} + C_{414} = C_0 \quad \dots (2)$$

なる関係を満たす。

【0035】

基準電圧信号発生回路 500 は、基準電圧信号を発生して、この基準電圧信号を各ユニット 100_n の比較回路 50 に与え、また、この基準電圧信号を基準電

圧保持回路 3 0 0 に与える。なお、本実施形態では、基準電圧信号は、差分演算回路 3 0 のアンプ A_3 を介して間接的に比較回路 5 0 に与えられる。この基準電圧信号は、差分演算回路 3 0 が差分演算を行いホール回路 4 0 がその結果を保持するまでは一定電位（例えば接地電位）であり、その後は電圧値が単調に増加する。シフトレジスタ 7 0 0 は、この基準電圧信号の単調増加が終了した後に各ユニット $1 0 0_n$ のスイッチ素子 SW_6 を順次に閉じる。タイミング制御回路 6 0 0 は、その他のスイッチ素子の開閉を制御し、基準電圧信号発生回路 5 0 0 からの基準電圧信号の出力を制御する。

【 0 0 3 6 】

次に、本実施形態に係る固体撮像装置の動作について説明する。図 1 0 は、本実施形態に係る固体撮像装置の動作を説明するためのタイミングチャートである。なお、以下では、本実施形態に係る固体撮像装置が発光ダイオード等の投光手段（図示せず）とともに測距装置を構成する場合について説明する。すなわち、以下に説明する動作は、背景光成分を除去して、発光ダイオードから被写体に投光されたスポット光成分（信号光成分）のみについての光検出信号を出力するものである。

【 0 0 3 7 】

時刻 t_1 に、積分回路 1 0 のスイッチ素子 SW_1 が閉じて、容量素子 C_1 が放電され初期化される。また、CDS回路 2 0 のスイッチ素子 SW_{21} が閉じて、CDS回路 2 0 におけるCDS動作が停止される。時刻 t_2 に、積分回路 1 0 のスイッチ素子 SW_1 が開く。そして、時刻 t_2 以降、フォトダイオードPDから出力された電荷が容量素子 C_1 に蓄積されていき、積分回路 1 0 の出力端子から出力される電圧信号は次第に大きくなっていく。この時刻 t_2 では、CDS回路 2 0 のスイッチ素子 SW_{21} は閉じたままであり、同時にスイッチ素子 SW_{22} が閉じて容量素子 C_{22} の残留電荷を放電する。スイッチ素子 SW_{23} は開いている。時刻 t_3 に、CDS回路 2 0 のスイッチ素子 SW_{21} が開き、スイッチ素子 SW_{22} は閉じたままである。そして、時刻 t_3 から一定時間T経過後の時刻 t_4 に、CDS回路 2 0 のスイッチ素子 SW_{21} が閉じ、スイッチ素子 SW_{22} が開く。

【 0 0 3 8 】

時刻 $t_2 \sim t_4$ の期間では、発光ダイオードから被写体にスポット光が投光されている。したがって、発光ダイオードから投光され被写体により反射されたスポット光成分および背景光成分の双方がフォトダイオード PD に入射して、それによって発生した電流信号がフォトダイオード PD から出力される。そして、その電流信号を入力した積分回路 10 では、容量素子 C_1 に電荷が蓄積され、その蓄積された電荷の量に応じた電圧信号が積分回路 10 から出力される。また、時刻 $t_3 \sim t_4$ の期間（第 1 の期間）では、積分回路 10 の出力端子から出力される電圧信号が CDS 回路 20 に入力して、時刻 t_3 以降の入力電圧信号の変化分に相当する電荷が容量素子 C_{22} に蓄積され、その蓄積された電荷の量に応じた電圧信号が CDS 回路 20 から出力される。したがって、時刻 t_4 に CDS 回路 20 から出力される電圧信号は、時刻 t_3 および時刻 t_4 それぞれに積分回路 10 から出力される電圧信号の差に相当する電圧値 V_{n1} となり、積分回路 10 にて生じるノイズ成分が除去されたものとなる。

【0039】

時刻 t_4 に、スイッチ素子 SW_{22} が開いて、その時点での CDS 結果が電荷量として、これ以降、容量素子 C_{22} に保持され続ける。さらに、その直後に積分回路 10 のスイッチ素子 SW_1 が閉じて、容量素子 C_1 が放電され初期化される。また、CDS 回路 20 のスイッチ素子 SW_{21} が閉じて、CDS 回路 20 における CDS 動作が停止される。同時に、スイッチ素子 SW_{23} が閉じて、容量素子 C_{23} の残留電荷を放電する。時刻 t_5 に、積分回路 10 のスイッチ素子 SW_1 が開く。そして、時刻 t_5 以降、フォトダイオード PD から出力された電荷が容量素子 C_1 に蓄積されていき、積分回路 10 の出力端子から出力される電圧信号は次第に大きくなっていく。この時刻 t_5 では、CDS 回路 20 のスイッチ素子 SW_{21} は閉じたままであり、スイッチ素子 SW_{22} は開いている。時刻 t_6 に、CDS 回路 20 のスイッチ素子 SW_{21} が開き、スイッチ素子 SW_{23} は閉じたままである。そして、時刻 t_6 から一定時間経過後の時刻 t_7 にスイッチ素子 SW_{23} が開いて、その時点での CDS 結果が、これ以降、スイッチ素子 SW_{23} に電荷の形で保持される。その後、CDS 回路 20 のスイッチ素子 SW_{21} が閉じて、次の動作に備える。

【0040】

時刻 $t_5 \sim t_7$ の期間では、発光ダイオードから被写体にスポット光が投光されていない。したがって、背景光成分のみがフォトダイオード PD に入射して、それによって発生した電流信号がフォトダイオード PD から出力される。そして、その電流信号を入力した積分回路 10 では、容量素子 C_1 に電荷が蓄積され、その蓄積された電荷の量に応じた電圧信号が積分回路 10 から出力される。また、時刻 $t_6 \sim t_7$ の期間（第 2 の期間）では、積分回路 10 の出力端子から出力される電圧信号が CDS 回路 20 に入力して、時刻 t_6 以降の入力電圧信号の変化分に相当する電荷が容量素子 C_{23} に蓄積され、その蓄積された電荷の量に応じた電圧信号が CDS 回路 20 から出力される。したがって、時刻 t_7 に CDS 回路 20 から出力される電圧信号は、時刻 t_6 および時刻 t_7 それぞれに積分回路 10 から出力される電圧信号の差に相当する電圧値 V_{n2} となり、積分回路 10 にて生じるノイズ成分が除去されたものとなる。

【0041】

時刻 t_7 以降では、CDS 回路 20 の容量素子 C_{22} に蓄積されている電荷は、スポット光成分と背景光成分とを加算したものに相当するものであり、CDS 回路 20 の容量素子 C_{23} に蓄積されている電荷は、背景光成分のみに相当するものである。また、時刻 $t_3 \sim t_4$ までの期間（第 1 の期間）と時刻 $t_6 \sim t_7$ までの期間（第 2 の期間）とは互いに等しい時間 T であり、容量素子 C_{22} および C_{23} それぞれの容量値は互いに等しいので、電圧値 V_{n1} は、スポット光成分と背景光成分とを加算したものに相当するものであり、電圧値 V_{n2} は、背景光成分のみに相当するものであり、したがって、これら間の電圧差 $V_{n3} = (V_{n1} - V_{n2})$ は、スポット光成分のみに相当するものである。そこで、時刻 t_8 以降では、この電圧差 V_{n3} が差分演算回路 30 により以下のようにして求められる。

【0042】

時刻 $t_7 \sim t_{11}$ の期間（第 3 の期間）では、積分回路 10 のスイッチ素子 SW_1 が閉じて、容量素子 C_1 が放電され初期化状態が維持される。また、CDS 回路 20 のスイッチ素子 SW_{21} が開いたままである。この第 3 の期間に、差分演算回路 30 は、CDS 回路 20 の容量素子 C_{22} および C_{23} それぞれに蓄積されている電荷量の差分を求めて、その差分に応じた差電圧信号を出力し、ホールド回路 4

0 は、この差分演算回路 3 0 から出力された差電圧信号を保持する。

【0 0 4 3】

時刻 $t_8 \sim t_9$ の期間に、CDS 回路 2 0 のスイッチ素子 SW_{22} が閉じる。このとき、差分演算回路 3 0 のスイッチ素子 SW_3 は閉じている。この期間に CDS 回路 2 0 の出力端子から出力される電圧信号は、容量素子 C_{22} に蓄積された電荷の量に応じた電圧値 V_{n1} であり、この電圧値 V_{n1} が差分演算回路 3 0 の容量素子 C_3 に保持される。

【0 0 4 4】

時刻 $t_{10} \sim$ 時刻 t_{11} の期間に、CDS 回路 2 0 のスイッチ素子 SW_{23} が閉じる。このとき、差分演算回路 3 0 のスイッチ素子 SW_3 は開いている。この期間に CDS 回路 2 0 の出力端子から出力される電圧信号は、容量素子 C_{23} に蓄積された電荷の量に応じた電圧値 V_{n2} である。このとき、差分演算回路 3 0 のスイッチ素子 SW_3 は開いているので、差分演算回路 3 0 の容量素子 C_3 には、電圧値 V_{n2} と電圧値 V_{n1} との差 V_{n3} が保持され、この電圧値 V_{n3} がアンプ A_3 を介して出力される。この電圧値 V_{n3} は、スポット光成分のみに相当するものである。

【0 0 4 5】

そして、ホールド回路 4 0 のスイッチ素子 SW_{41} および SW_{43} が閉じると、差分演算回路 3 0 の容量素子 C_3 に保持されている電圧値 V_{n3} は、差分演算回路 3 0 のアンプ A_3 およびホールド回路 4 0 のスイッチ素子 SW_{41} を経て、ホールド回路 4 0 の容量素子 C_4 に保持される。スイッチ素子 SW_{41} が開いた後も、ホールド回路 4 0 の容量素子 C_4 に保持された電圧値 V_{n3} の情報は、容量素子 C_4 に蓄積された電荷量の形で保持され続ける。

【0 0 4 6】

時刻 t_{11} までは、比較回路 5 0 のスイッチ素子 SW_5 は閉じており、比較回路 5 0 のインバータ INV の入力電圧レベルおよび出力電圧レベルはともに中間電位である。また、比較回路 5 0 の容量素子 C_5 には、差分演算回路 3 0 により求められた差電圧信号 V_{n3} の値が保持される。時刻 t_{11} の後に、差分演算回路 3 0 のスイッチ素子 SW_3 が閉じて、比較回路 5 0 のスイッチ素子 SW_5 が開くと、差分演算回路 3 0 からの出力電圧レベルは電圧値 V_{n3} から $-V_{n3}$ だけ低下すると

もに、比較回路 50 のインバータ INV の入力電圧レベルは中間電位から $-V_{n3}$ だけ低下し、比較回路 50 から出力される信号は論理 H の論理信号となる。

【0047】

時刻 t_{12} 以降（第 4 の期間）では、基準電圧信号発生回路 500 から出力される基準電圧信号は単調に値が増加していく。各ユニット 100_n の比較回路 50 では、差分演算回路 30 により求められて容量素子 C_5 に保持されている電圧値 V_{n3} と、基準電圧信号発生回路 500 から出力され差分演算回路 30 のアンプ A_3 を経て入力する基準電圧信号の値との比較が行われ、両者が一致すると論理 L の論理信号（一致信号）が出力される。比較回路 50 から出力される論理信号の論理 L への変化は、両者が一致するタイミングを示す。

【0048】

最終一致判定回路 200 では、各ユニット 100_n の比較回路 50 から出力される論理信号の全てが論理 L となると、論理 H の論理信号（最終一致信号）が出力される。最終一致判定回路 200 から出力される論理信号の論理 H への変化は、各ユニット 100_n の比較回路 50 から出力される論理信号が論理 L となるタイミングのうち最も遅いタイミングを示す。なお、最終一致判定回路 200 から出力される論理信号が論理 H へ変化した時点で、基準電圧信号発生回路 500 から出力される基準電圧信号の値の増加を終了してよい。

【0049】

基準電圧保持回路 300 では、最終一致判定回路 200 から出力される論理信号が論理 H となったタイミングでスイッチ素子 SW_{300} が開いて、そのタイミングにおける基準電圧信号発生回路 500 からの基準電圧信号の値（基準電圧値 V_{ref} ）が容量素子 C_{300} に保持され、その後もアンプ A_{300} を介して基準電圧値 V_{ref} が出力される。この基準電圧値 V_{ref} は、各ユニット 100_n の差分演算回路 30 により求められホールド回路 40 に保持された差電圧信号 V_{n3} の最大値を表している。そして、この基準電圧保持回路 300 により保持された基準電圧値 V_{ref} に基づいて A/D 変換回路 400 の A/D 変換レンジが設定される。

【0050】

A/D 変換回路 400 の A/D 変換レンジが設定された後の期間（第 5 の期間

）では、各ユニット 100_n のスイッチ素子 SW_6 がシフトレジスタ 700 により順次に閉じられる。各ユニット 100_n のホールド回路 40 から出力された差電圧信号 V_{n3} に比例する電荷量は、スイッチ素子 SW_{401} が一旦閉じて可変容量部 C_{400} の電荷を全て放電してリセット状態とした後に、更にスイッチ素子 SW_{401} を開いてからスイッチ素子 SW_6 およびスイッチ素子 SW_{42} を同時に開くと、可変容量部 C_{400} に転送される。このようにして、差電圧信号 V_{n3} に相当する電圧が、A/D変換回路 400 の可変容量部 C_{400} に順次に電荷の形で入力された後、デジタル信号に変換されて、該デジタル信号が A/D変換回路 400 から出力される。

【0051】

続いて、図 11 を用いて、A/D変換回路 400 の動作を説明する。時刻 t_{13} においては、可変容量積分回路 410 のスイッチ素子 SW_{401} は閉じられ、可変容量積分回路 410 はリセット状態とされている。また、可変容量積分回路 410 のスイッチ素子 $SW_{411} \sim SW_{414}$ それぞれが閉じられ、スイッチ素子 $SW_{421} \sim SW_{424}$ それぞれが開かれて、可変容量部 C_{400} の容量値が C_0 に設定されている。

【0052】

そして、時刻 t_{13} 以降の或る時刻に、A/D変換回路 400 のスイッチ素子 SW_{401} が開かれ、第 1 番目のユニット 100_1 のスイッチ素子 SW_6 が閉じられる。ユニット 100_1 のホールド回路 40 の容量素子 C_4 に蓄積されている電荷量 Q は、スイッチ素子 SW_{41} および SW_{43} が開きスイッチ素子 SW_{42} が閉じると、スイッチ素子 SW_6 を介して、A/D変換回路 400 の可変容量部 410 に入力する。可変容量積分回路 410 に電荷量 Q が入力すると、電圧信号 V_{13} の値と可変容量部 C_{400} の容量値 C_0 とに応じた電荷 Q が可変容量部 C_{400} に流入する（図 11 (a) 参照）。このとき、可変容量積分回路 410 から出力される積分信号の値 V_{sa} は、

$$V_{sa} = V_{13} = Q / C_0 \quad \dots (3)$$

なる式で表される。

【0053】

引き続き、容量制御部 4 2 0 は、可変容量部 C_{400} のスイッチ素子 $SW_{412} \sim SW_{414}$ を開いた後、スイッチ素子 $SW_{422} \sim SW_{424}$ を閉じる（図 1 1 (b) 参照）。この結果、可変容量部 C_{400} の容量値は C_{411} となり、可変容量積分回路 4 1 0 から出力される積分信号の値 V_{sb} は、

$$V_{sb} = Q / C_{411} \quad \dots (4)$$

となる。この積分信号は、比較回路 A_{402} に入力し、その値が基準電圧値 V_{ref} と大小比較される。

【 0 0 5 4 】

もし、 $V_{sb} > V_{ref}$ であれば、この比較結果を受けて容量制御部 4 2 0 は、さらに、可変容量部 C_{400} のスイッチ素子 SW_{422} を開いた後に、スイッチ素子 SW_{412} を閉じる（図 1 1 (c) 参照）。この結果、可変容量部 C_{400} の容量値は $C_{411} + C_{412}$ となり、可変容量積分回路 4 1 0 から出力される積分信号の値 V_{sc} は、

$$V_{sc} = Q / (C_{411} + C_{412}) \quad \dots (5)$$

となる。この積分信号は、比較回路 A_{402} に入力し、その値が基準電圧値 V_{ref} と大小比較される。

【 0 0 5 5 】

また、 $V_{sb} < V_{ref}$ であれば、この比較結果を受けて容量制御部 4 2 0 は、さらに、可変容量部 C_{400} のスイッチ素子 SW_{411} および SW_{422} を開いた後に、スイッチ素子 SW_{412} および SW_{421} を閉じる（図 1 1 (d) 参照）。この結果、可変容量部 C_{400} の容量値は C_{412} となり、可変容量積分回路 4 1 0 から出力される積分信号の値 V_{sd} は、

$$V_{sd} = Q / C_{412} \quad \dots (6)$$

となる。この積分信号は、比較回路 A_{402} に入力し、その値が基準電圧値 V_{ref} と大小比較される。

【 0 0 5 6 】

以後、同様にして、可変容量積分回路 4 1 0、比較回路 A_{402} および容量制御部 4 2 0 からなるフィードバックループにより、積分信号の値と基準電位 V_{ref} とが所定の分解能で一致していると容量制御部 4 2 0 により判断されるまで、可変容量部 C_{400} の容量値の設定、および、積分信号の値と基準電圧値 V_{ref} との大

小比較を繰り返す。容量制御部 420 は、このようにして可変容量部 C_{400} の容量素子 $C_{411} \sim C_{414}$ の全てについて容量制御を終了すると、可変容量部 C_{400} の最終的な容量値に応じたデジタル信号を読み出し部 430 へ向けて出力する。

【0057】

読み出し部 430 では、容量制御部 420 から出力されたデジタル信号をアドレスとして入力し、記憶素子のそのアドレスに記憶されているデジタルデータを、本実施形態に係る固体撮像装置の光検出信号として出力する。以上のようにして、第 1 番目のユニット 100_1 のフォトダイオード PD が受光したスポット光の光量に応じた電圧信号 V_{13} は、A/D 変換回路 400 によりデジタル信号に変換され、そのデジタル信号が光検出信号として出力される。以降同様に、第 2 番目以降のユニット 100_n のフォトダイオード PD が受光したスポット光の光量に応じた差電圧信号 V_{n3} は、A/D 変換回路 400 によりデジタル信号に変換され、そのデジタル信号が光検出信号として順次に出される。

【0058】

可変容量積分回路 410 に入力する各電圧信号 V_{n3} の最大値が基準電圧値 V_{ref} であり、可変容量部 C_{400} の容量値の最大値が C_0 であることから、上記 (3) 式より、可変容量部 C_{400} に流入する電荷 Q の最大値は $V_{ref} \cdot C_0$ である。そして、或る第 n 番目の電圧信号 V_{n3} が基準電圧値 V_{ref} であるときには、可変容量部 C_{400} のスイッチ素子 $SW_{411} \sim SW_{414}$ の全てが閉じられて可変容量部 C_{400} の容量値は C_0 となる。一方、他の或る第 n 番目の電圧信号 V_{n3} が基準電圧値 V_{ref} より小さい値であるときには、可変容量部 C_{400} に流入する電荷 Q は $V_{ref} \cdot C_0$ より小さいので、可変容量部 C_{400} のスイッチ素子 $SW_{411} \sim SW_{414}$ のうち何れかが開くことにより、可変容量積分回路 410 から出力される積分信号は基準電圧値 V_{ref} と等しくなる。

【0059】

以上のように、基準電圧保持回路 300 から出力され比較回路 A_{402} に入力される基準電圧値 V_{ref} は、A/D 変換回路 400 が飽和することなく A/D 変換することができる差電圧信号 V_{n3} の最大値すなわち A/D 変換レンジを規定している。しかも、A/D 変換回路 400 に入力する各電圧信号 V_{n3} のうち何れかの

値は必ず基準電圧値 V_{ref} であるから、上記 A/D 変換レンジの全ての範囲を有効に活用することができる。すなわち、本実施形態に係る固体撮像装置は、受光量が大きくても飽和することなく、且つ、受光量が小さくても A/D 変換の分解能が優れたものとなる。

【0060】

また、固体撮像装置が測距装置に用いられる場合のように、スポット光成分および背景光成分の撮像結果から背景光成分の撮像結果を差し引くことによりスポット光成分のみの像を得る場合であって、フォトダイオード PD が受光する光のうちスポット光成分に比べて背景光成分が大きい場合であっても、その差し引いた結果として得られるスポット光成分に基づいて A/D 変換回路 400 から出力されるデジタル信号は、分解能が優れたものとなる。

【0061】

さらに、本実施形態では、スポット光成分および背景光成分の双方がフォトダイオード PD により受光されているときに、一定時間 T における積分回路 10 から出力される電圧信号の変動分 V_{n1} が CDS 回路 20 の容量素子 C_{22} に保持される。また、背景光成分のみがフォトダイオード PD により受光されているときに、一定時間 T における積分回路 10 から出力される電圧信号の変動分 V_{n2} が CDS 回路 20 の容量素子 C_{23} に保持される。そして、その後に、電圧値 V_{n1} と電圧値 V_{n2} との差に相当する差電圧信号 V_{n3} が、差分演算回路 30 により求められ、ホールド回路 40 から出力される。したがって、CDS 回路 20 から出力される電圧値 V_{n1} および電圧値 V_{n2} や、ホールド回路 40 から出力される差電圧信号 V_{n3} は、積分回路 10 にて生じるノイズ成分が除去されたものとなる。

【0062】

(第2の実施形態)

次に、第2の実施形態に係る固体撮像装置の構成について説明する。第2の実施形態に係る固体撮像装置は、第1の実施形態の場合と比較すると、差分演算回路 30 および比較回路 50 それぞれの回路構成が異なる。図 12 は第2の実施形態に係る固体撮像装置の差分演算回路 30 および比較回路 50 の回路図である。

【0063】

各ユニット 100_n の差分演算回路 30 は、入力端子と出力端子との間に順に容量素子 C_3 およびアンプ A_3 を有し、容量素子 C_3 とアンプ A_3 との接続点がスイッチ素子 SW_3 を介して接地されている。差分演算回路 30 は、スイッチ素子 SW_3 を閉じているときに容量素子 C_3 に電荷 Q_1 だけ充電し、スイッチ素子 SW_3 を開いているときに容量素子 C_3 から電荷 Q_2 を放電し、このようにして、CDS 回路 20 から入力する電荷 Q_1 と電荷 Q_2 との差分すなわち電荷 $(Q_1 - Q_2)$ を容量素子 C_3 に蓄積して、その蓄積された電荷 $(Q_1 - Q_2)$ に応じた電圧信号をアンプ A_3 から出力する。スイッチ素子 SW_3 は、タイミング制御回路 600 から出力される制御信号に基づいて開閉する。

【0064】

各ユニット 100_n の比較回路 50 は、2つの入力端子および1つの出力端子を有している。第1（第2）の入力端子と出力端子との間に順にスイッチ素子 SW_{52} (SW_{53})、容量素子 C_5 およびインバータ INV を有し、このインバータ INV の入出力間にスイッチ素子 SW_{51} が接続されている。スイッチ素子 $SW_{51} \sim SW_{53}$ は、タイミング制御回路 600 から出力される制御信号に基づいて開閉する。

【0065】

CDS 回路 20 の容量素子 C_{22} および C_{23} それぞれに蓄積されている電荷量の差分を差分演算回路 30 で求めて該差分をホールド回路 40 で保持する第3の期間では、比較回路 50 は、スイッチ素子 SW_{51} を閉じてインバータ INV から中間電位を出力し、また、スイッチ素子 SW_{52} を閉じスイッチ素子 SW_{53} を開いて、差分演算回路 30 から出力された電圧値 V_{n3} を容量素子 C_3 に保持する。この第3の期間に続く第4の期間では、比較回路 50 は、スイッチ素子 SW_{51} および SW_{52} を開きスイッチ素子 SW_{53} を閉じて、基準電圧信号発生回路 500 から出力される基準電圧信号の値と、容量素子 C_5 に保持された電圧値 V_{n3} とを比較して、その比較結果を示す論理信号を出力する。比較回路 50 から出力される論理信号は、基準電圧信号の値と容量素子 C_5 に保持された電圧値 V_{n3} とが一致したタイミングで論理が反転する。

【0066】

本実施形態に係る固体撮像装置の動作および効果は、第 1 の実施形態の場合と同様である。

【0067】

(第 3 の実施形態)

次に、第 3 の実施形態に係る固体撮像装置の構成について説明する。第 3 の実施形態に係る固体撮像装置は、第 2 の実施形態の場合と比較すると、比較回路 50 の回路構成が異なる。図 13 は第 3 の実施形態に係る固体撮像装置の差分演算回路 30 および比較回路 50 の回路図である。

【0068】

各ユニット 100_n の比較回路 50 は、2 つの入力端子および 1 つの出力端子を有し、スイッチ素子 SW₅、容量素子 C₅ および差動型コンパレータ COMP を有している。差動型コンパレータ COMP の非反転入力端子は、容量素子 C₅ を介して接地され、また、差分演算回路 30 から出力される電圧信号を入力する第 1 の入力端子とスイッチ素子 SW₅ を介して接続されている。差動型コンパレータ COMP の反転入力端子は、基準電圧信号発生回路 500 から出力される基準電圧信号を入力する第 2 の入力端子と接続されている。スイッチ素子 SW₅ は、タイミング制御回路 600 から出力される制御信号に基づいて開閉する。

【0069】

CDS 回路 20 の容量素子 C₂₂ および C₂₃ それぞれに蓄積されている電荷量の差分を差分演算回路 30 で求めて該差分をホールド回路 40 で保持する第 3 の期間では、比較回路 50 は、スイッチ素子 SW₅ を閉じて、差分演算回路 30 から出力された電圧値 V_{n3} を容量素子 C₃ に保持する。この第 3 の期間に続く第 4 の期間では、比較回路 50 は、スイッチ素子 SW₅ を開いて、基準電圧信号発生回路 500 から出力される基準電圧信号の値と、容量素子 C₅ に保持された電圧値 V_{n3} とを差動型コンパレータ COMP で比較して、その比較結果を示す論理信号を出力する。比較回路 50 から出力される論理信号は、基準電圧信号の値と容量素子 C₅ に保持された電圧値 V_{n3} とが一致したタイミングで論理が反転する。

【0070】

本実施形態に係る固体撮像装置の動作および効果は、第 1 の実施形態の場合と

同様である。特に、本実施形態では、キャパシタ入力に頼ることなく差動型コンパレータCOMPで比較しているので、寄生容量の影響が小さく、比較の精度が優れる。

【0071】

【発明の効果】

以上、詳細に説明したとおり、本発明によれば、N個のユニットそれぞれにおいては、受光した光の光量に応じた電流信号が受光素子から出力され、積分回路では、受光素子から出力された電流信号に応じて電荷が蓄積されて、その蓄積された電荷の量に応じた電圧信号が出力される。CDS回路では、積分回路から出力される電圧信号が第1の容量素子に入力し、スイッチ手段により選択された第2および第3の容量素子のうち何れか一方に、その入力した電圧信号の変化量に応じた電荷量が蓄積される。そして、差分演算回路では、CDS回路の第2および第3の容量素子それぞれに蓄積されている電荷量の差分が求められ、その差分に応じた差電圧信号が出力される。この差電圧信号がホールド回路により保持される。また、比較回路では、差分演算回路により得られた差電圧信号の値と、基準電圧信号発生回路から出力される単調に値が増加する基準電圧信号の値とが比較され、両者が一致するタイミングを示す一致信号が出力される。

【0072】

さらに本発明によれば、最終一致判定回路では、N個の比較回路それぞれから出力される一致信号が示すタイミングのうち、最も遅いタイミングを示す最終一致信号が出力される。基準電圧保持回路では、最終一致信号が示すタイミングにおける基準電圧信号の値が保持され出力される。この保持された基準電圧信号の値は、N個のホールド回路それぞれにより保持されている差電圧信号のうちの最大値である。そして、A/D変換回路では、基準電圧保持回路から出力される基準電圧信号の値に基づいてA/D変換レンジが設定され、N個のホールド回路それぞれから出力される差電圧信号が順次に入力され、その差電圧信号がデジタル信号に変換されて、そのデジタル信号が出力される。

【0073】

したがって、積分回路が各積分動作毎に異なるノイズばらつきを有していても

、CDS回路によりノイズ誤差が解消される。また、受光量が大きくても飽和することなく、受光量が小さくても分解能が優れたものとなる。

【0074】

また、第1の期間に、CDS回路の第2および第3の容量素子のうち一方にスポット光成分（信号光成分）および背景光成分に応じた電荷が蓄積され、第2の期間に、他方に背景光成分に応じた電荷が蓄積され、そして、第3の期間に両者の差分（信号光成分）が差分演算回路で求められホールド回路に保持される。続いて第4の期間に、単調に値が増加する基準電圧信号が基準電圧信号発生回路から出力される。比較回路からは、差電圧信号および基準電圧信号それぞれの値の比較に基づいて両者が一致するタイミングを示す一致信号が出力される。最終一致判定回路からは、この一致信号が示すタイミングのうち最も遅いタイミングを示す最終一致信号が出力されて、基準電圧保持回路により、この最終一致信号が示すタイミングにおける基準電圧信号の値が保持される。この保持された基準電圧信号の値に基づいて、A/D変換回路のA/D変換レンジが設定される。そして、第5の期間に、N個のホールド回路それぞれから出力される差電圧信号が順次にA/D変換回路に入力して、その差電圧信号がデジタル信号に変換されて該デジタル信号がA/D変換回路から出力される。このようにすることで、背景光成分が除去されて信号光成分についての光検出のS/N比は優れたものとなる。

【図面の簡単な説明】

【図1】

本実施形態に係る固体撮像装置の全体の概略構成図である。

【図2】

本実施形態に係る固体撮像装置の積分回路の回路図である。

【図3】

本実施形態に係る固体撮像装置のCDS回路の回路図である。

【図4】

第1の実施形態に係る固体撮像装置の差分演算回路および比較回路の回路図である。

【図5】

本実施形態に係る固体撮像装置のホールド回路の回路図である。

【図 6】

本実施形態に係る固体撮像装置の最終一致判定回路の回路図である。

【図 7】

本実施形態に係る固体撮像装置の基準電圧保持回路の回路図である。

【図 8】

本実施形態に係る固体撮像装置の A / D 変換回路の回路図である。

【図 9】

A / D 変換回路中の可変容量積分回路の詳細な回路図である。

【図 1 0】

本実施形態に係る固体撮像装置の動作を説明するためのタイミングチャートである。

【図 1 1】

A / D 変換回路の動作を説明する図である。

【図 1 2】

第 2 の実施形態に係る固体撮像装置の差分演算回路および比較回路の回路図である。

【図 1 3】

第 3 の実施形態に係る固体撮像装置の差分演算回路および比較回路の回路図である。

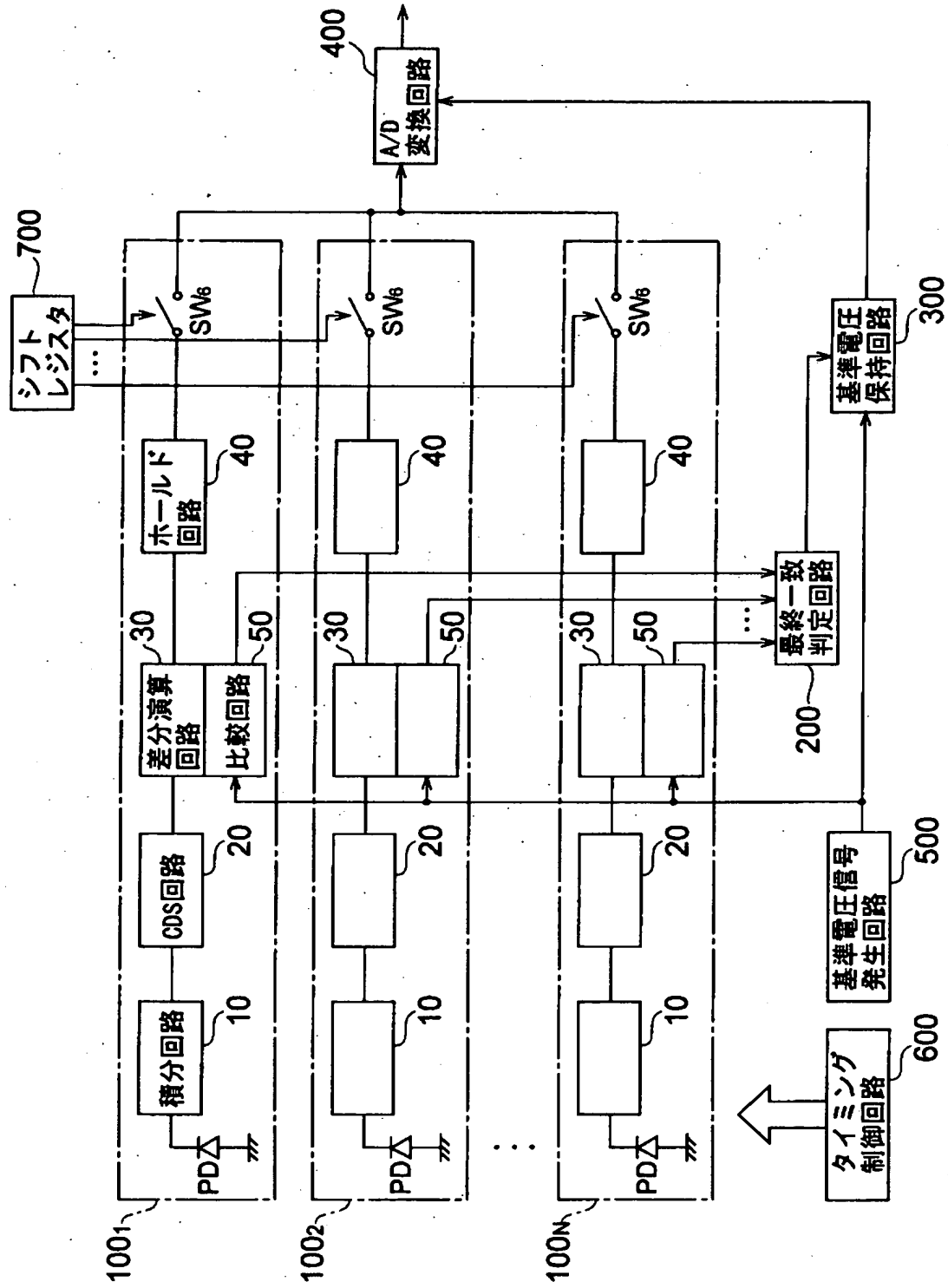
【符号の説明】

P D … フォトダイオード（受光素子）、1 0 … 積分回路、2 0 … C D S 回路、3 0 … 差分演算回路、4 0 … ホールド回路、5 0 … 比較回路、2 0 0 … 最終一致判定回路、3 0 0 … 基準電圧保持回路、4 0 0 … A / D 変換回路、5 0 0 … 基準電圧信号発生回路、6 0 0 … タイミング制御回路、7 0 0 … シフトレジスタ。

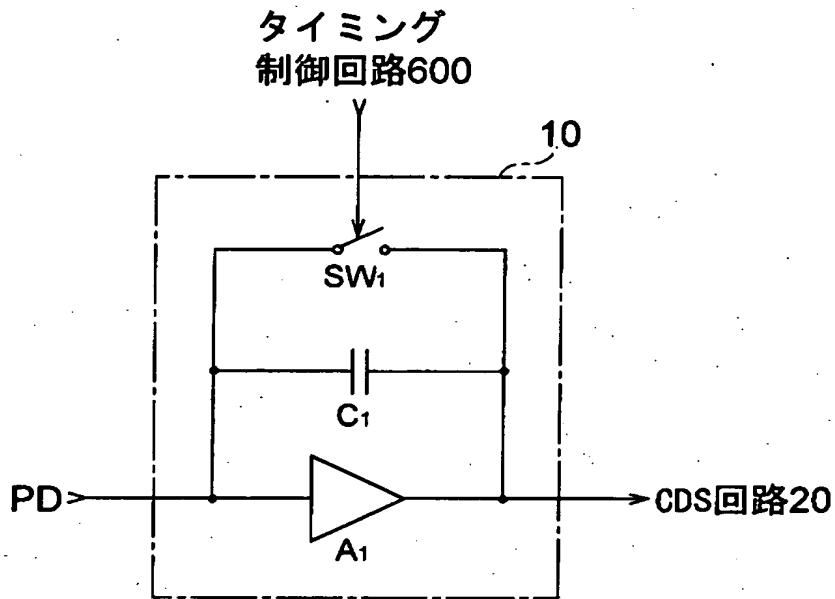
【書類名】

図面

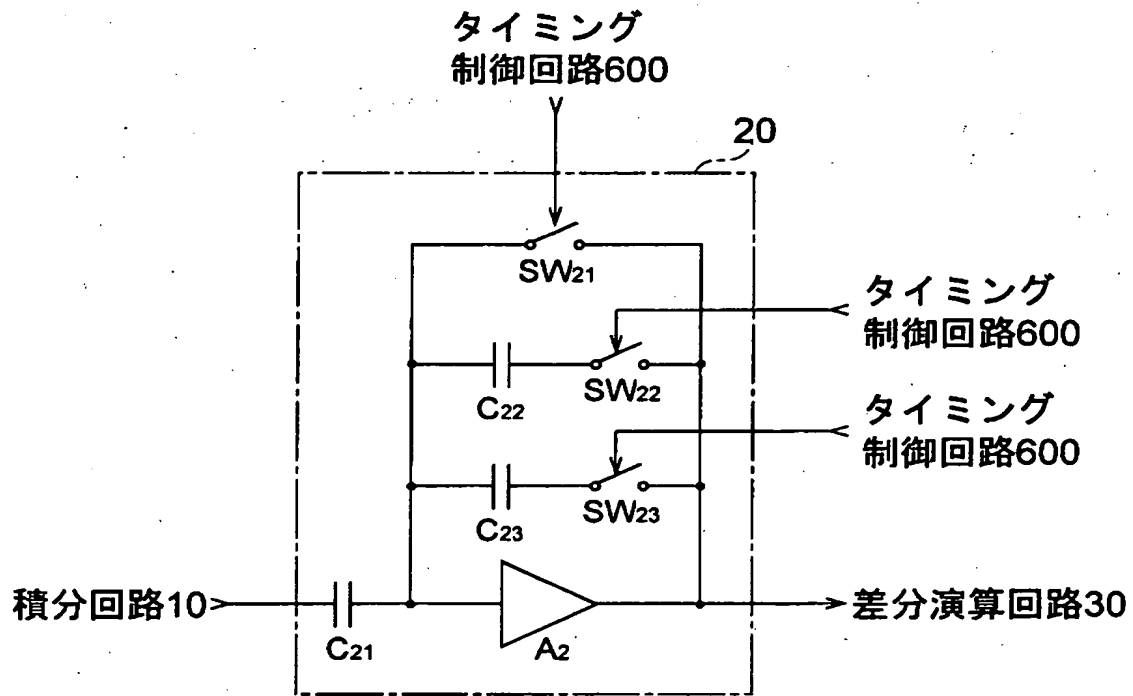
【図 1】



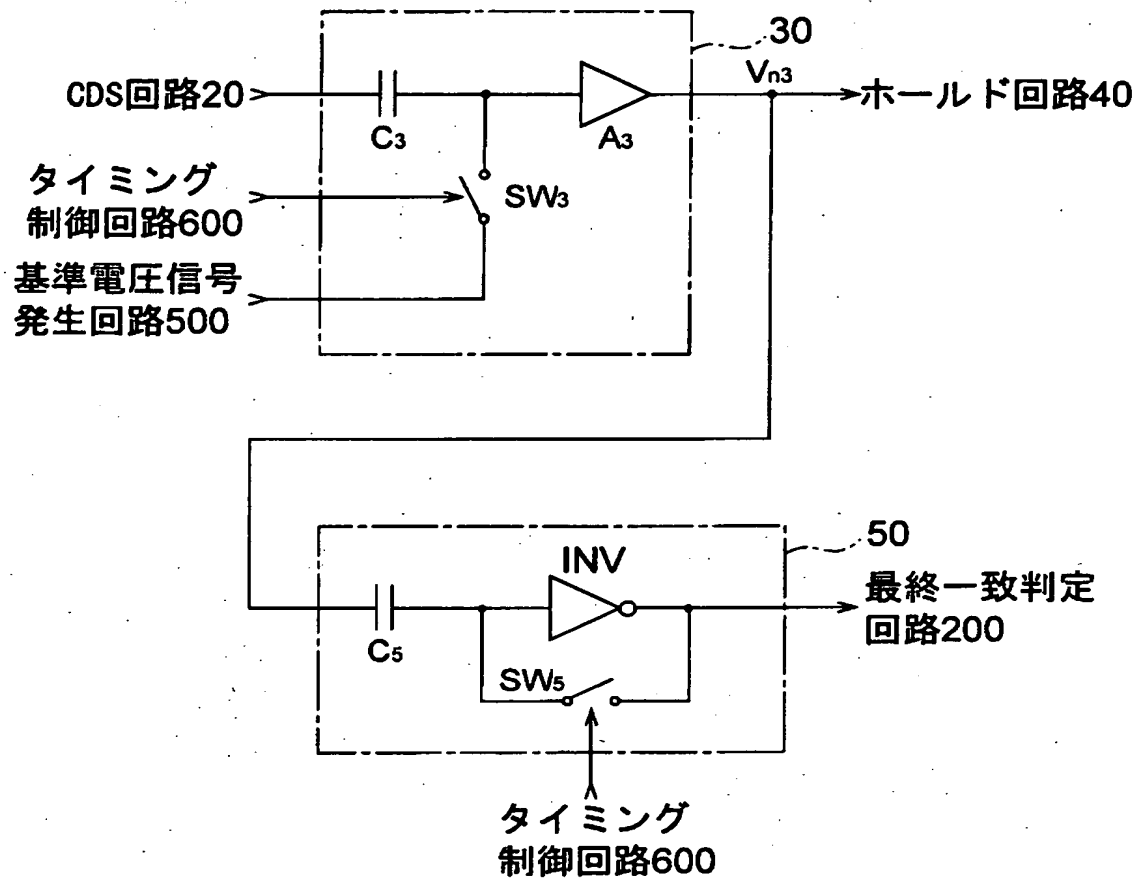
【図 2】



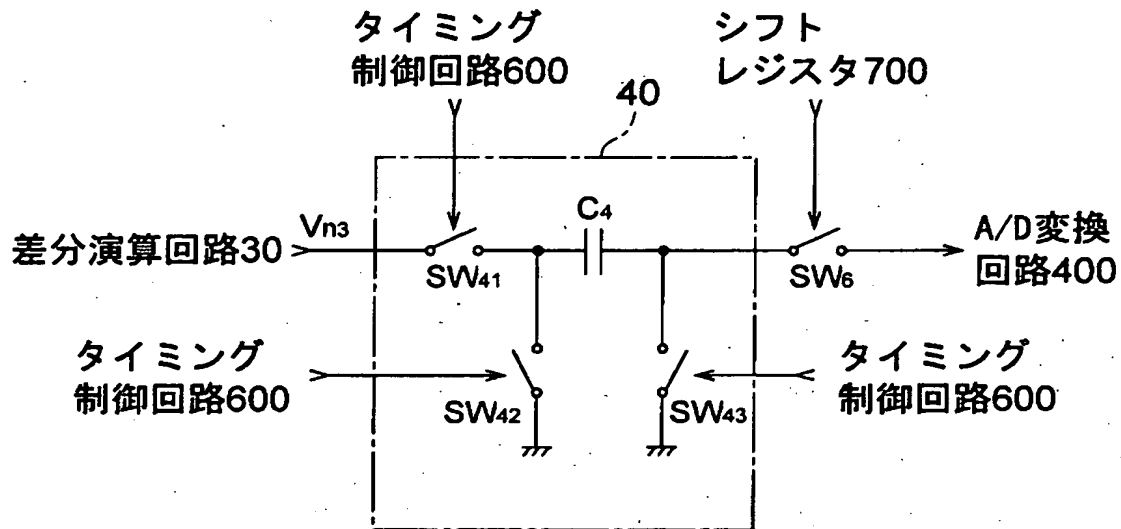
【図 3】



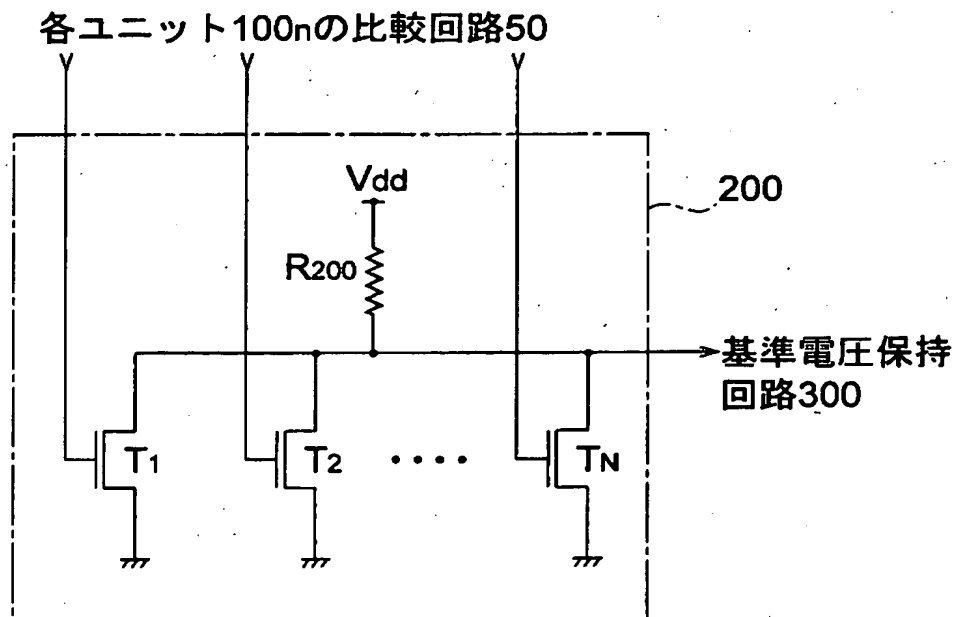
【図 4】



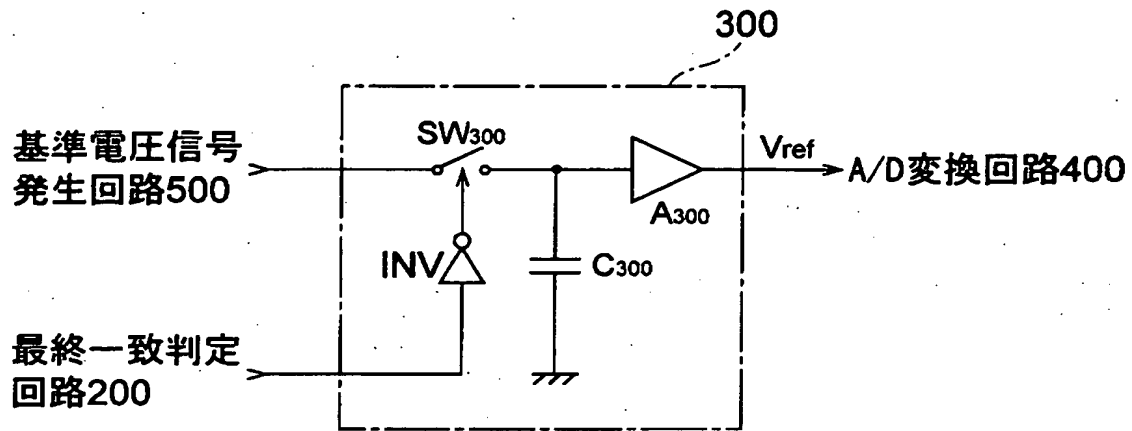
【図 5】



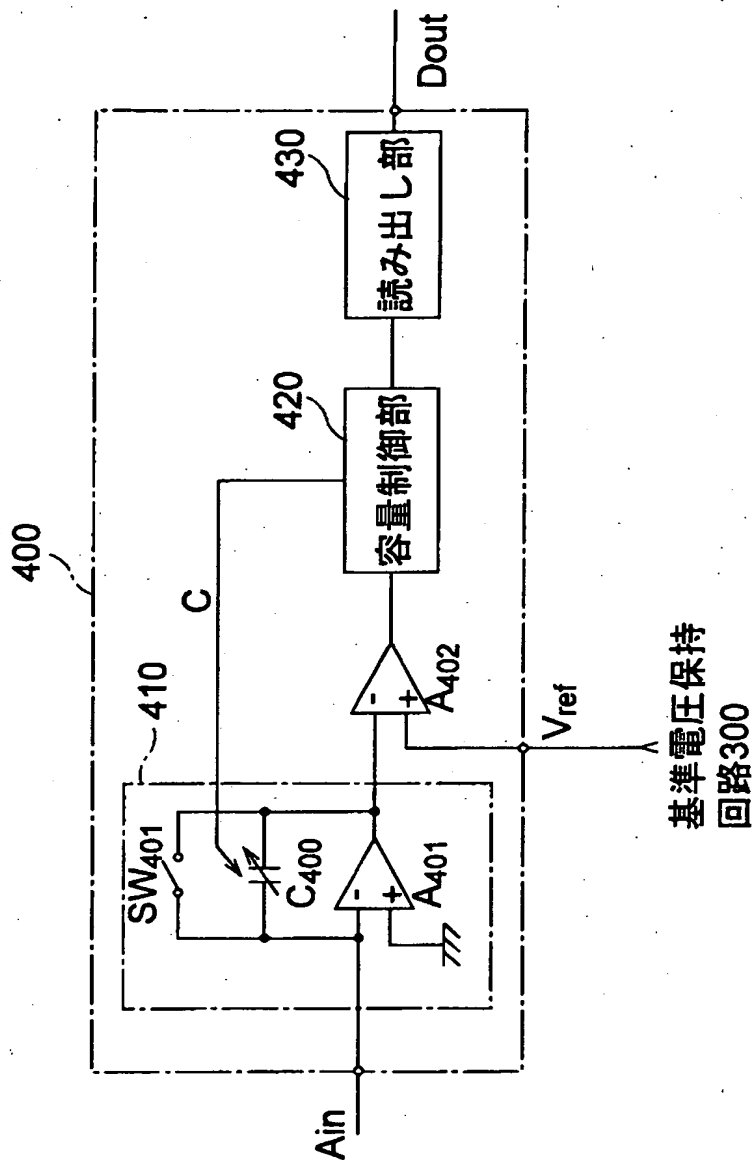
【図 6】



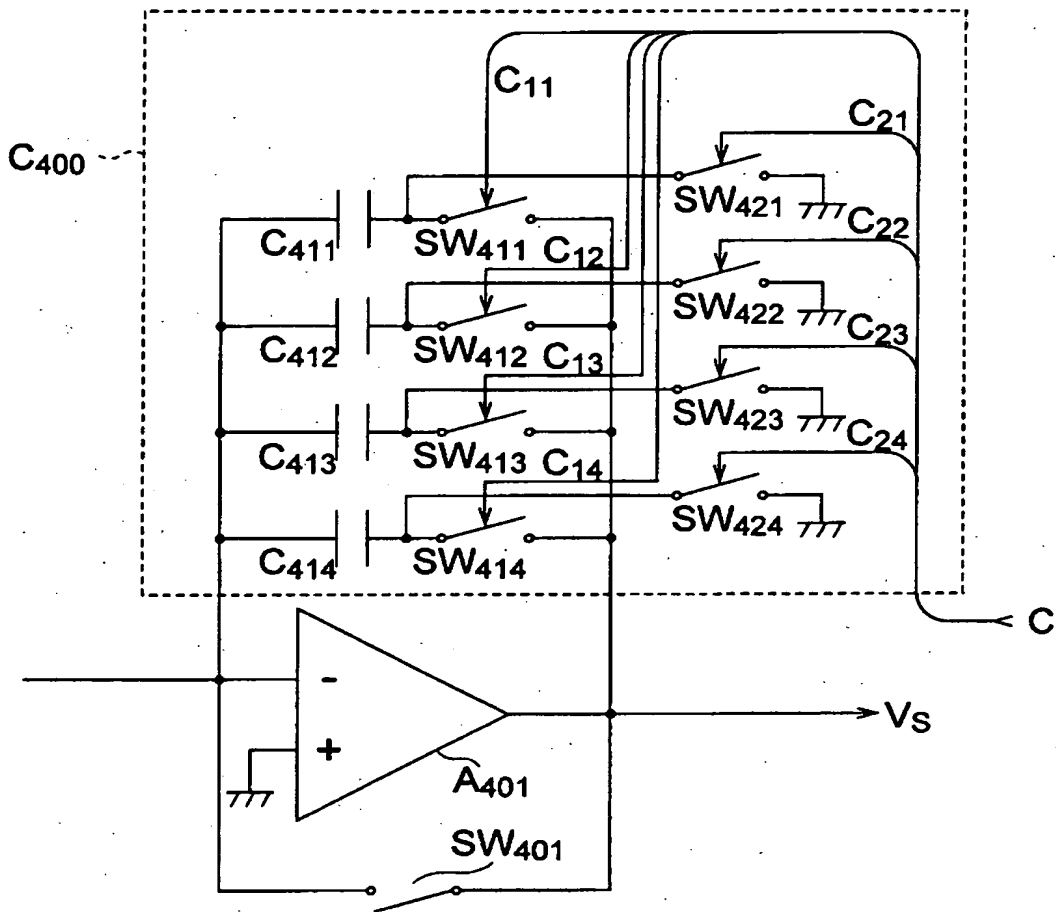
【図 7】



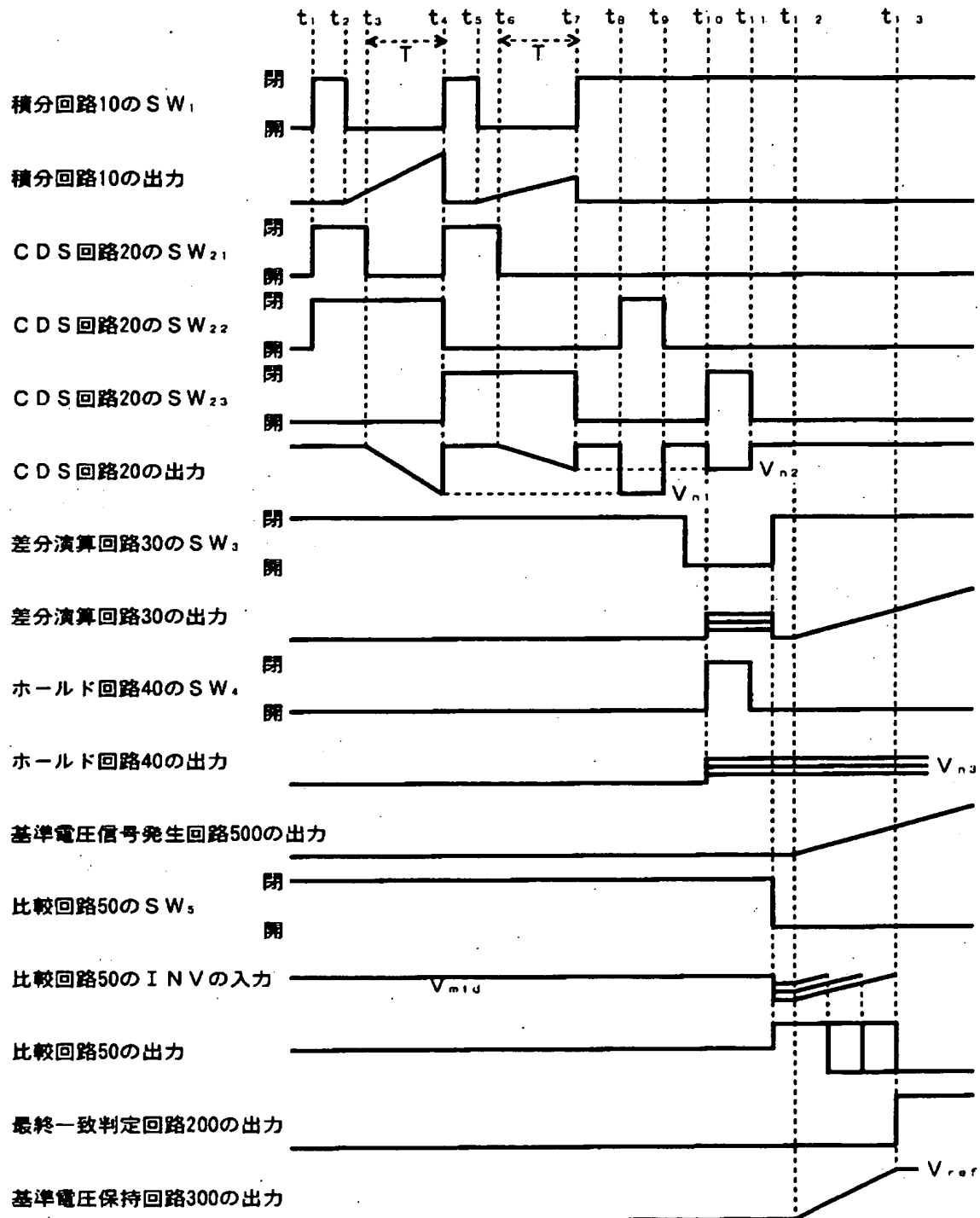
【図 8】



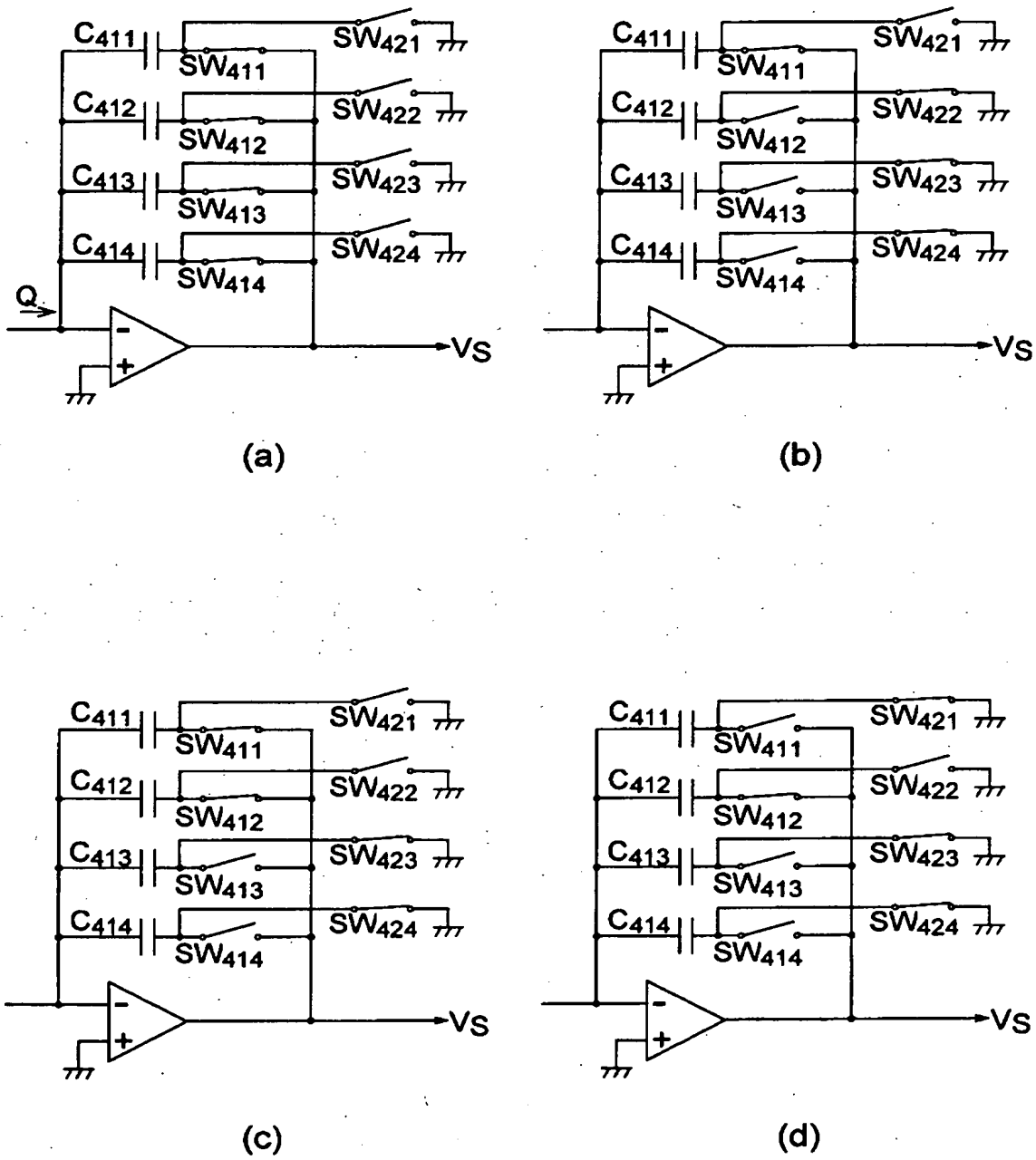
【図 9】



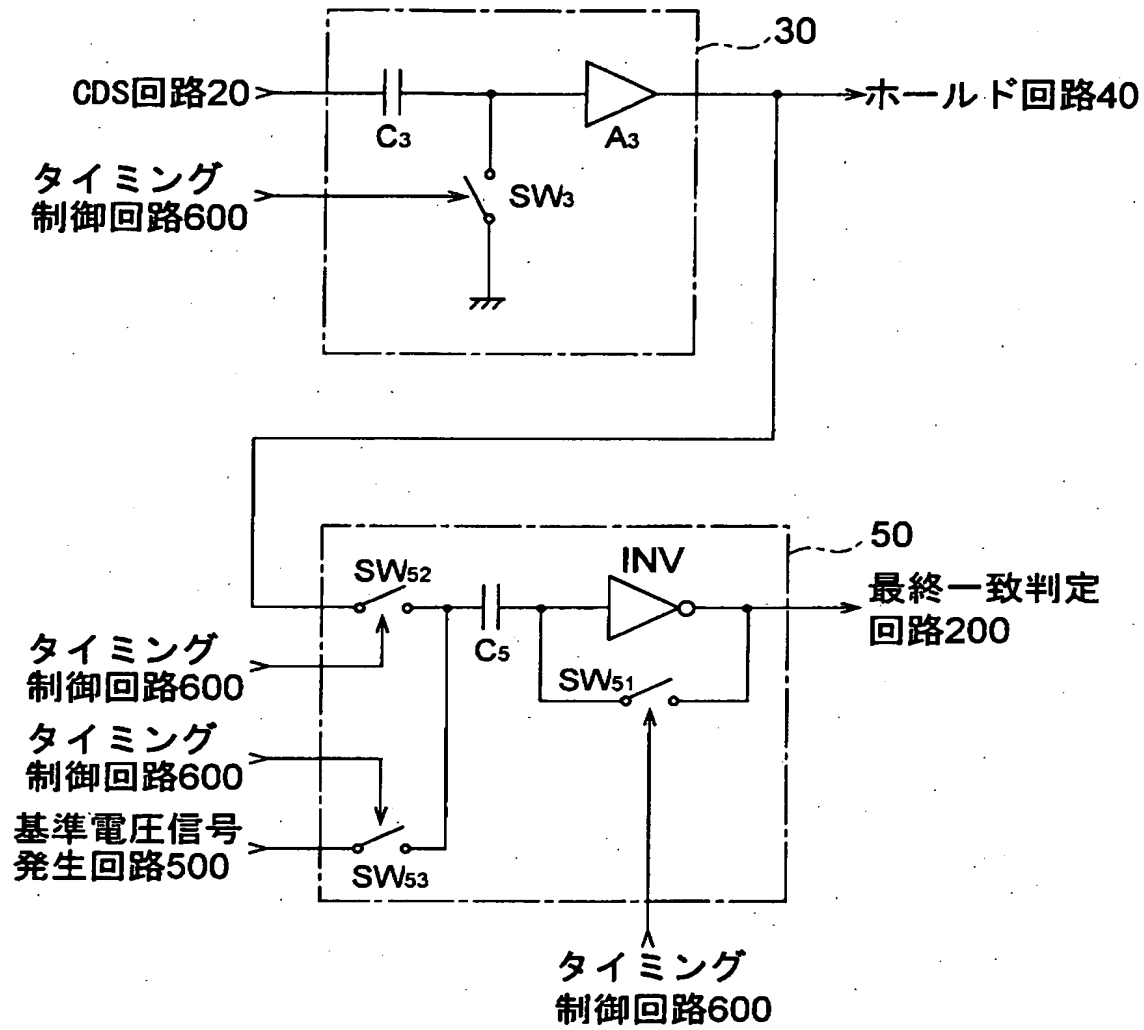
【図 1 0】



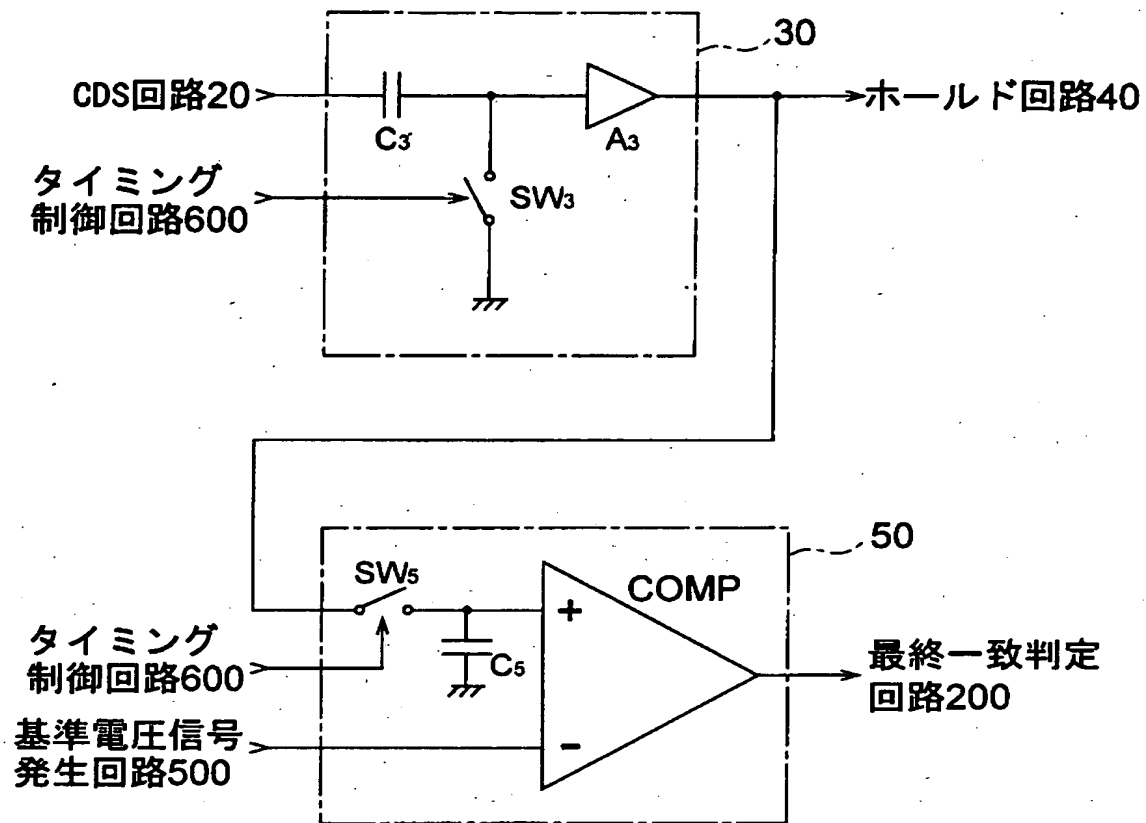
【図 11】



【図 1 2】



【図 1 3】



【書類名】 要約書

【要約】

【課題】 S/N比が優れ、A/D変換する場合に、受光量が大きくても飽和することなく、受光量が小さくても分解能が優れた固体撮像装置を提供する。

【解決手段】 受光した光の光量に応じた電流信号がフォトダイオードPDから出力され、この電流信号が積分回路10により電圧信号に変換され、この電圧信号の一定時間の変化分がCDS回路20から出力される。CDS回路20から出力される2つの電圧値の差分が、差分演算回路30により求められ、ホールド回路40に保持される。また、各ユニット100_nの差分演算回路30により求められた電圧値のうちの最大値が、各ユニット100_nの比較回路50、基準電圧信号発生回路500、最終一致判定回路200および基準電圧保持回路300により求められ、この最大値に基づいてA/D変換回路400のA/D変換レンジが設定される。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000236436]

1. 変更年月日 1990年 8月10日

[変更理由] 新規登録

住 所 静岡県浜松市市野町1126番地の1

氏 名 浜松ホトニクス株式会社